

PATENT ABSTRACTS OF JAPAN

(11)Publication number : **05-047649**

(43)Date of publication of application : **26.02.1993**

(51)Int.Cl.

H01L 21/027

G03B 27/32

G03F 7/20

G03F 7/20

G03F 9/00

(21)Application number : **03-208303**

(71)Applicant : **FUJITSU LTD**

(22)Date of filing : **20.08.1991**

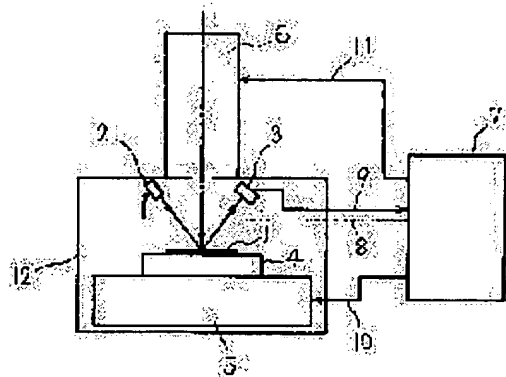
(72)Inventor : **HASHIMOTO KOICHI**

(54) PATTERN FORMATION METHOD BY CHARGED PARTICLE BEAM EXPOSURE AND CHARGED PARTICLE BEAM EXPOSURE APPARATUS

(57)Abstract:

PURPOSE: To improve an alignment accuracy by correcting a drift and an aberration by detecting a spare mark once plotted by an EB(electron beam) exposure system by a separate optical system.

CONSTITUTION: A chip alignment mark is measured by optical systems 2, 3, a semiconductor wafer 1 is rotated, moved, and a position of a chip is aligned. A stage is moved, and a spare mark is plotted on a resist layer by an EB exposure. A position of a latent image of a diffraction grating is measured by the systems 2, 3 using a sheet beam, etc., of an He-Ne light. A difference of the measured mark position from an ideal reference position is calculated, a positional deviation and an aberration of an EB plotting system are measured, a position of a board is so regulated as to correct them to be again aligned, and then a main pattern is EB-plotted. Since a decrease in an S/N at the time of reading the alignment mark can be avoided even if a resist is flattened, a fine pattern can be accurately formed.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-47649

(43)公開日 平成5年(1993)2月26日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/027				
G 0 3 B 27/32		F 8402-2K		
G 0 3 F 7/20	5 0 4	7818-2H		
		7013-4M	H 0 1 L 21/ 30	3 4 1 K
		7013-4M		3 4 1 C

審査請求 未請求 請求項の数4(全 6 頁) 最終頁に続く

(21)出願番号 特願平3-208303

(22)出願日 平成3年(1991)8月20日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72)発明者 橋本 浩一

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74)代理人 弁理士 井桁 貞一

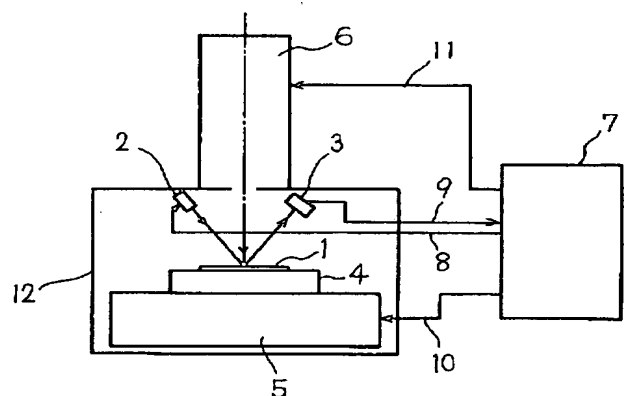
(54)【発明の名称】 荷電粒子線露光によるパターン形成方法および荷電粒子線露光装置

(57)【要約】

【目的】 荷電粒子線を用いて露光を行うパターン形成方法に関し、アライメント精度を一層向上することを目的とする。

【構成】 基板に形成された段差からなるアライメントマークの位置を光学的に検出して、該基板を位置合わせし、荷電粒子線を前記基板上の荷電粒子線感光樹脂に照射し、少なくとも1つの予備マークを描画し、次いで、該予備マークの潜像の位置を光学的に検出、該基板の位置ズレを求め、しかる後、該位置ズレを補正するように再度位置合わせした状態で、荷電粒子線により主パターンを描画するように構成する。

本発明の一実施例の露光装置の構成を示す図



【特許請求の範囲】

【請求項1】 段差からなるアライメントマークを有する基板上に荷電粒子線感光樹脂層を形成する工程と、基板上のアライメントマークの位置を、該基板に照射した光の反射光の変化から検出して、該基板を第1の位置に位置合わせする工程と、次いで、荷電粒子線を前記基板上の荷電粒子線感光樹脂層に照射し、少なくとも1つの予備マークを描画する工程と、前記工程で荷電粒子線感光樹脂層に形成された該予備マークの潜像の位置を、該基板に照射した光の反射光の変化から検出して、該潜像の位置の該予備マークの形成されるべき位置からの位置ズレを測定する工程と、次いで、該位置ズレを補正するように該基板を位置合わせし、しかる後、前記荷電粒子線感光樹脂層に荷電粒子線を照射して主パターンを描画する工程とを有する荷電粒子線露光によるパターン形成方法。

【請求項2】 前記予備マークを複数描画し、該複数の予備マークの潜像の各々の位置を検出することにより、荷電粒子線描画機構の収差を測定する工程を有することを特徴とする請求項1記載の荷電粒子線露光によるパターン形成方法。

【請求項3】 前記予備マークは、前記の光に対して回折格好を成すことを特徴とする請求項1乃至請求項2記載の荷電粒子線露光によるパターン形成方法。

【請求項4】 基板に予め形成したアライメントマークの位置を光学的に計測する光学計測手段と、前記基板を移動する基板移動手段と、荷電粒子線により前記基板上の荷電粒子線感光樹脂にパターンを描画する描画手段と、前記光学計測手段および前記基板移動手段および前記描画手段を制御する制御手段とを有してなり、前記光学計測手段は荷電粒子線感光樹脂層に形成された前記パターンの潜像を検出するように構成されてなることを特徴とする荷電粒子線露光装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は複数のパターンを順次重ね合わせて荷電粒子線を用いて焼き付けを行うパターン形成方法に関し、特に高集積で微細な半導体装置を製造する場合のように、高精度の描画が要求されるパターン形成方法に関する。

【0002】 近年、半導体集積回路は急速な大規模化かつ急速な詳細化を同時に遂げる必要に迫られ、非常に高い精度でパターンを描画する技術が一層要求されるようになった。このために、これまでも、EB（電子線）露光に代表される荷電粒子線リソグラフィによる微細加工技術の開発が継続して行われてきている。

【0003】 この荷電粒子線リソグラフィによる微細加工を高精度で行うには、①アライメント精度、すなわ

ちパターンをいかに基板面の所定位置に合わせるかの精度、および、②収差精度、すなわちパターンを描画するために用いられるレンズに不可避免的に発生する像の歪みに関する精度が、非常に重要なパラメータであることが周知である。荷電粒子線リソグラフィによる微細加工技術の開発に際しては、近年、特にこの二つの精度を向上させる技術の登場が待ち望まれていた。

【0004】

【従来の技術】 従来のEB（電子線）露光によるパターン形成では、基板に形成した数個所の基板アライメントマークを用いて、基板をアライメントし、次いで、チップ毎に数個所のチップアライメントマークを用いて最終的なアライメントと収差の補正を行っていた。各アライメントマークは、例えば基板に溝を掘って形成し、アライメントマークの位置検出はEB（電子線）描画系、すなわち電子線源が発生しレンズを通して取り出される電子線が、制御部により基板上の所望の位置に投射されるように構成したシステムを用い、電子線でマーク上を走査してマークの凹凸による反射電子乃至散乱電子を検出して行っていた。

【0005】

【発明が解決しようとする課題】 EB（電子線）露光では、EB（電子線）レジストのエッチング耐性があまり良くないので、3層レジスト法に代表される多層レジスト法が広く用いられる。ところが、多層レジスト法では、下層レジストによって平坦化するために、アライメントマーク上のレジスト表面の凹凸が小さくなり、アライメントマークの位置検出時のS/N比が劣化するという問題があった。詳細に説明すると、以下のようになる。

【0006】 例えば、従来の3層レジストパターンニング技術では、基板表面にノボラック系樹脂からなるレジストをスピン塗布形成し、この表面に中間層となるSOG（Silicon On Glass）を塗布形成し、さらにこの上にEB（電子線）感光レジストを塗布形成する。このうち、最下層のノボラック樹脂はEB（電子線）に対して不透明であるうえ、これら多層レジストは合計すれば十分厚いものであるために、実際にアライメントの際に観察するのは、最上層のEB（電子線）感光レジストの表面にできたわずかの窪みにすぎない。平坦化の精度が上がると、この窪みすら判然としなくなって、この窪みをもとにアライメントを行なうことはいよいよ困難になってくる。

【0007】 また、微細パターンの形状を精密に形成するには、3層レジスト法の例では、上層レジスト（EBレジスト）と中間層の膜厚が一定であることが望ましい。これにはレジスト表面の凹凸を小さくすることが要求されるが、これは、アライメントマーク位置検出時のS/N向上と相反する。アライメントマークを構成する溝を深くするとレジスト表面の凹凸は大きくなりアライ

メントマーク位置検出時のS/Nを向上するが、レジストおよび中間層の膜厚にムラを生じ、パターン形状の精度が悪くなる。すなわち、パターン形状の精度とアライメント精度とを両立できないという問題があった。

【0008】さらに、フォトリソグラフィでは、通常位置合わせ精度を特に要求する層どうしでは、先に形成した層をパターンニングしてアライメントマークを形成し、このマークを使って後から形成する層のアライメントを行なう所謂直接アライメントの関係にする。ところがEB（電子線）露光でマークの凹凸による反射電子乃至散乱電子を検出する従来の方法では十分に深いマークでないと精度よく検出できないために、先に形成される層が薄い場合はその層では実質的にマークを形成することができず、所謂 間接アライメントの関係になってしまい、アライメント精度の向上に限界があるという問題があった。

【0009】これまでもアライメントマークを高精度に読み取る技術は多数提案されている。このような改良技術の提案は、例えば、①特開昭55-102228号公報や、②特開昭57-95627号公報、③特開昭58-21326号公報に記載されている。個々について説明すると、①特開昭55-102228号公報記載の発明では、試料の上下方向への変位をもアライメントマーク計測で補正しようとした場合に、精度を向上させようとするとアライメントマーク数の非常な増加が不可避になってしまう問題を、上下方向の変位を描画に先立って計測、記憶しておいて、補正に使用するという手段により解決してものである。一方、②特開昭57-95627号公報記載の発明では、エッチングや蒸着によるマークの損傷で、読み取りができなくなってしまう問題を、損傷したときに代わりに使用するアライメントマークを別途形成するという手段で解決したものであり、また、③特開昭58-21326号公報記載の説明では、試料カセットと駆動系の位置ズレという問題を、試料カセットにアライメントマークを設けるという手段によって解決したものである。

【0010】またアライメントマーク部のレジストをEB（電子線）露光のアライメント操作に先立って除去する方法が提案されているが、この方法には、除去したレジストがゴミになる、あるいは綺麗に取ろうとすると工程が増加する、といった問題がある。

【0011】しかしながら、いづれの技術によっても、電子線でマーク上を走査してマークの凹凸による反射電子乃至散乱電子を検出するためには、マークが十分に深く形成されていなくてはならず、このため薄い膜で形成する層をパターンニングする際にその層でマークを形成することができないので、この上の層のパターンニングは所謂間接アライメントになってしまい、アライメント精度向上には限界がある。

【0012】本発明は、以上説明した従来技術の問題点

を解決する荷電粒子線露光によるパターン形成方法および荷電粒子線露光装置を提供することをその目的とする。

【0013】

【課題を解決するための手段】この目的は、段差からなるアライメントマークを有する基板上に荷電粒子線感光樹脂層を形成する工程と、基板上のアライメントマークの位置を、該基板に照射した光の反射光の変化から検出して、該基板を第1の位置に位置合わせする工程と、次いで、荷電粒子線を前記基板上の荷電粒子線感光樹脂層に照射し、少なくとも1つの予備マークを描画する工程と、前記工程で荷電粒子線感光樹脂層に形成された該予備マークの潜像の位置を、該基板に照射した光の反射光の変化から検出して、該潜像の位置の該予備マークの形成されるべき位置からの位置ズレを測定する工程と、次いで、該位置ズレを補正するように該基板を位置合わせし、しかる後、前記荷電粒子線感光樹脂層に荷電粒子線を照射して主パターンを描画する工程とを有する荷電粒子線露光によるパターン形成方法、と基板に予め形成したアライメントマークの位置を光学的に計測する光学計測手段と、前記基板を移動する基板移動手段と、荷電粒子線により前記基板上の荷電粒子線感光樹脂にパターンを描画する描画手段と、前記光学計測手段および前記基板移動手段および前記描画手段を制御する制御手段とを有してなり、前記光学計測手段は荷電粒子線感光樹脂層に形成された前記パターンの潜像を検出するように構成されてなることを特徴とする荷電粒子線露光装置により達成される。

【0014】

【作用】本発明では、アライメントマークを光学的に検出して位置計測するために、レジストが平坦化されても、内部にあるアライメントマークの凹凸をS/N良く計測出来る。

【0015】従来は、EB（電子線）描画（露光）系そのものを使用して位置を計測するために、EB（電子線）描画系自身のドリフトや収差によるズレを検出して補正することはできなかったが、本発明では、EB（電子線）露光によって生じるレジスト中の潜像が光学定数の変化をともなっていることを利用し、一旦EB（電子線）露光系により予備マークを描画して、それをEB（電子線）描画系とは別個の光学系で検出することにより、前記ドリフトや収差を補正することが可能になった。

【0016】

【実施例】以下では、本発明の一実施例について図面を参照しながら説明する。

図1参照。図1は、本発明の一実施例に則した荷電粒子線露光装置であって、その構成は装置のチャンバ12内の処理室内に露光すべき半導体ウエハ1等が載置され、一方その半導体ウエハ1主面に対向する位置に電子線を

照射するEB（電子線）描画系6を配置する構成である。回折光検出器3とEB（電子線）描画系6とステージ回転・移動機構5には、アライメントマークの所定の位置検出が可能になるように、あるいは半導体ウエハの所定位置に正確な描画が可能になるように、各々を制御すべく計算機7から信号が伝送される。ステージ回転・移動機構5上のステージ4に半導体ウエハ1が載置され、回折光検出器3は光源2からウエハ表面へ照射され反射されてきた光を受け取るように構成される。

【0017】以上の1図の荷電粒子線露光装置を用いて行なう露光方法をその工程を追って説明する。露光に先だって、半導体ウエハ1の所定の位置に公知の技法により、段差を有するアライメントマークを形成し、ついで、公知の手法により半導体ウエハ上に電子線レジスト層（図示せず）を塗布形成する。

【0018】ついでこの半導体ウエハ1に公知の機械的な位置合わせ（機構については図示せず）を行って、ステージ4上にこの半導体ウエハ1を載置する。この後、半導体ウエハ1に形成されたアライメントマークの位置を光学的に計測する。この際には、光源2の発生する光を半導体ウエハ1表面に照射し、この照射光で半導体ウエハ1表面を走査できるように、ステージ4を適宜X方向、Y方向へ移動あるいは回転する。こうして半導体ウエハ1表面から反射された光は、回折光検出器3に入射され、電気信号に変換されて、計算機7へと伝送される。

【0019】光源2が発生する光は、コヒーレント・レーザー光であることが望ましく、またシートビームとすれば、走査する際に機械的動作が少なくできるという特徴がある。X方向、Y方向に走査した結果、散乱を検出した際には、その周辺で半導体ウエハ1を回転させてアライメントマーク位置を探るといった手順をとることができる。

【0020】各チップについて、以下の工程を繰り返す。

①チップアライメントマーク22X、22Yを光学系2、3で計測して、それにおうじて半導体ウエハ1を回転・移動させ、チップ位置をアライメントする。

②EB（電子線）露光位置付近になるようにステージを移動し、EB（電子線）露光により電子線レジスト層に予備マークを描画する。例えば2図のように、チップ乃至主パターン20の四隅に予備マーク21A、21B、21C、21Dを描画する。予備マークのそれぞれは、X、Y各方向の回折格子を含むようにするのが好ましい。

③光学系2、3により、前記各回折格子の潜像の位置を計測する。この際に用いるべき光線は、照射しても電子線レジスト層を感光させることはないが潜像からの回折

光が容易に検出する光が好ましく、かかる光として、例えばHe-Ne（ヘリウムネオン）レーザー光のシートビームを好適に用いることができる。

④計測した予備マーク位置と、EB（電子線）描画系が理想的状態にあるときに予備マークが形成されるべき基準位置との差を計算して、EB（電子線）描画系の位置ズレと収差を測定し、ついで、この位置ずれと収差を補正するように基板位置を調整するなどして再度位置あわせを行い、しかる後主パターンをEB（電子線）描画する。

【0021】以上説明した本発明の一実施例では、チップアライメントマークを用いてチップごとに位置あわせを行なったが、こうするかわりにウエハ全体から選択したマーク位置を計測して、統計処理するようにしてもよい。

【0022】また、予備マークは4つに限らずに、その位置も4隅に限らない。また、予備マーク4の描画とその計測を必ずしもチップ毎に行わなくてもよい。また、光学系によりアライメントマーク計測位置は必ずしもEB（電子線）描画領域の中心である必要はない。

【0023】なお、以上の本発明の一実施例では、荷電粒子線として電子μビを用いて説明してきたが、この電子ビームに代えて収束イオンビームを用いても同様の作用、効果が得られる。

【0024】

【発明の効果】本発明の荷電粒子線露光によるパターン形成方法および荷電粒子線露光装置によれば、レジストを平坦化してもアライメントマークの読み取り時のS/N低下が回避できるので、微細パターンを精度よく形成することが可能になる。

【図面の簡単な説明】

【図1】本発明の一実施例の露光装置の構成を示す図である。

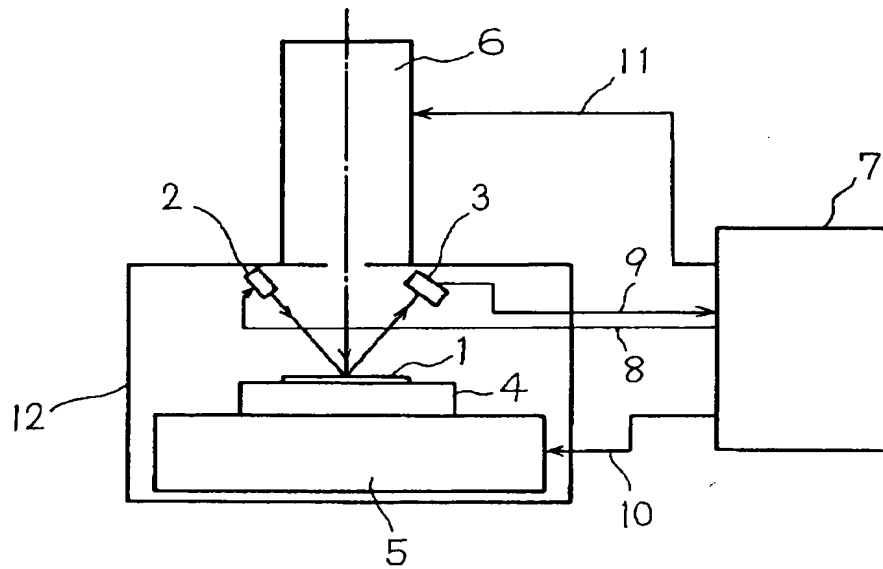
【図2】本発明の一実施例の露光方法における予備マークを示す図である。

【符号の説明】

- 1 ウエハ（基板）
- 2 光源（光学系）
- 3 回折光検出器
- 4 ステージ
- 5 ステージ回転・移動機構（基板移動手段）
- 6 EB（電子線）描画系（描画系）
- 7 計算機（制御手段）
- 8～11 信号伝送経路
- 20 チップ乃至主パターン
- 21A～21D 予備マーク
- 22X、22Y チップアライメントマーク

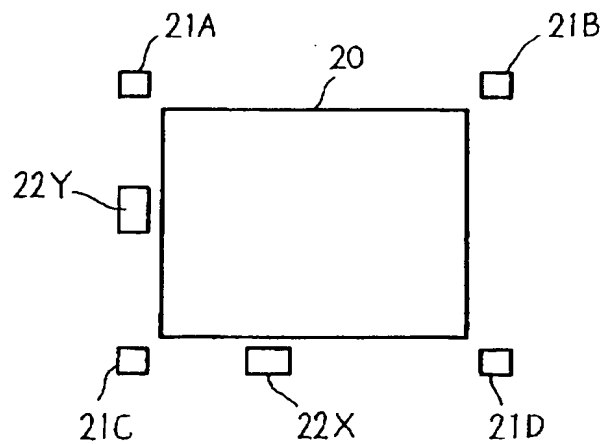
【図 1】

本発明の一実施例の露光装置の構成を示す図



【図 2】

本発明の一実施例の露光方法における
予備マークを示す図



フロントページの続き

(51) Int. Cl. 5

G 0 3 F 7/20

9/00

識別記号

5 2 1

庁内整理番号

7818-2H

F I

技術表示箇所

H 7818-2H